

## 云南大学本科教学

### 《数字电路与逻辑设计实验》课程教学大纲

#### 一、课程基本信息

课程名称	数字电路与逻辑设计实验						
	Digital Circuits and Logical Programming Experiment						
课程代码	3011006920171			课程性质	必修		
开课院部	信息学院			课程负责人	官铮, 聂仁灿		
课程团队	周克峰、官铮、唐猛、聂仁灿						
授课学期	第3学期			学分/学时	1/27		
课内学时	27	理论学时		实验学时	27	实训(含上机)	
		实习		其他			
课外学时							
适用专业	计算机科学与技术						
授课语言	中文						
先修课程	数字电路与逻辑设计; 电子技术基础、模拟电路						
后续课程	可编程器件与硬件描述语言、EDA 基础						
课程简介	<p>《数字电路与逻辑设计实验》是为电子、信息类专业共同开设的一门应用型学科基础实验课, 在层次化实验教学中起到承上启下的作用。本课程以数字集成电路的应用为主, 既有对理论知识点的验证与测试, 也包括针对具体问题的设计和研究。以模块化单元实验为载体, 将实验技能、测试方法、操作规范、仿真方法融入其中; 通过综合实验, 引导培养数字系统的设计开发思路。最终, 通过一个学期的学习, 达到能理解典型数字电路组成形态、提升对理论知识理解力, 能应用常见电子仪器及测量设备; 能够通过独立思考, 指定问题解决方案、完成综合测试, 以及总结分析能力和应用仿真技术自主实验能力的培养目标。大部分实验还可以用虚拟仿真软件完成, 丰富学生的实验手段和实验方法。</p>						

## 二、课程目标及对毕业要求指标点的支撑

序号	课程目标	支撑毕业要求指标点	毕业要求
1	课程目标 1: 培养学生对常用数字电子系统开发平台的应用能力; 运用开发平台实现基本单元电路的安装、调试、测量和数据处理。	1.3 具有从事计算机领域工作所需的应用物理、电子电路知识, 以及理解分析计算机计算机硬件系统的逻辑组成与工作机制的基本能力。	毕业要求 1: 工程知识: 具有运用与本专业相关的专门理论知识与实践知识(包括电路、信号处理、可编程器件、嵌入式系统等)解决电子信息工程领域复杂工程问题的能力。
2	课程目标 2: 理解逻辑运算、典型集成电路的电路结构、工作原理; 正确读懂电路原理图, 具备运用电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。		
3	课程目标 3: 深化对单元电路的电路结构和工作原理的理解; 能够根据功能需求, 根据给定器件完成典型单元电路模块的设计。		
4	课程目标 4: 能够提出综合数字系统的层次化设计思路。培养从需求出发, 逐步从发现问题、提出问题, 到解决问题的开发设计能力。能够根据功能需求建立层次化系统设计结构。		
5	课程目标 5: 能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计; 实现模块连接, 设计综合数字系统实现电路。		
6	课程目标 6: 能够连接、调试和分析复杂电路; 应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。		
7	课程目标 7: 熟练、正确使用常用电子仪器及仪表、半导体元器件、集成电路, 学会阅读电路图。		
8	课程目标 8: 能够正确使用测试仪器、设备观测和记录原始数据; 对观测数据进行分析, 通过对记录结果的分析、加工做出正确的判断、得出实验结论; 能采用准确、规范的语言撰写实验报告。		

### 三、教学内容及进度安排

序号	教学内容	学生学习 预期成果	课时	教学方式	支撑课程目标
1	<p>内容：数字集成电路基本知识和开发平台使用简介</p> <p>重点：实验操作规范；实验要求。常见集成电路芯片类型、封装结构；基于FPGA的开发板功能。</p> <p>难点：QuartusII开发环境的使用</p>	<p>能够识别门电路的外形和管脚排列，以及其使用方法；能够通过查阅技术手册正确使用芯片、读懂电路图，根据逻辑电路图进行电路搭建。能够借助QuartusII开发环境，掌握基于逻辑电路图导入方式的FPGA项目开发方法。</p>	1	<p>预习：观看在线课程视频。</p> <p>课堂：知识点讲解及演示。</p>	<p>课程目标7：熟练、正确使用常用电子仪器及仪表、半导体元器件、集成电路，学会阅读电路图。</p> <p>课程目标8：能够正确使用测试仪器、设备观测并记录原始数据；对观测数据进行分析，通过对记录结果的分析、加工做出正确的判断、得出实验结论；能采用准确、规范的语言撰写实验报告。</p>
2	<p>内容：门电路逻辑功能及测试。</p> <p>重点：测试门电路逻辑功能，逻辑电路的逻辑功能测试，利用与非门控制输出，用与非门组成其它门电路。</p> <p>难点：逻辑门传输延迟时间的测量。</p>	<p>能够搭建简单电路观察与非、或非、异或、同或等基本逻辑关系；能够测试门电路逻辑功能，验证与加深对门电路逻辑功能的认识；熟练运用示波器光标测量法观察输入信号上升、下降时延，测量与非门传输时延。</p>	2	<p>预习：观看在线课程视频预习；</p> <p>课堂：知识点讲解、操作演示、答疑</p>	<p>课程目标7：熟练、正确使用常用电子仪器及仪表、半导体元器件、集成电路，学会阅读电路图。</p> <p>课程目标8：能够正确使用测试仪器、设备观测并记录原始数据；对观测数据进行分析，通过对记录结果的分析、加工做出正确的判断、得出实验结论；能采用准确、规范的语言撰写实验报告。</p>

3	<p>内容：组合逻辑电路</p> <p>重点：小规模组合逻辑电路的电路结构、功能分析以及设计方法。</p> <p>难点：小规模组合逻辑电路的设计及优化原则。</p>	<p>理解组合逻辑电路的电路结构特征。根据给定的逻辑电路图，完成小规模逻辑电路的搭建和功能测试；按照小规模组合逻辑电路的一般设计步骤，使用给定器件完成指定功能的组合逻辑电路设计及优化。</p>	2	<p>预习：观看在线课程视频预习；</p> <p>课堂：知识点讲解、操作演示、答疑</p>	<p>课程目标 1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。课程目标 2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备运用电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。课程目标 3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。</p>
4	<p>内容：中规模集成译码器和数据选择器。重点：二进制译码器、数据选择器的电路结构、工作原理及应用方法；显示译码器工作原理。</p> <p>难点：二进制译码器的扩展；使用二进制译码器和数据选择器的实现逻辑函数表达式。</p>	<p>能够理解二进制译码器、显示译码器和数据选择器的工作原理。能够测试集成二进制译码器、显示译码器和数据选择器的功能；根据给定器件设计电路实现二进制译码器的级联扩展；能够使用二进制译码器和数据选择器设计单元电路实现逻辑函数表达式；能够正确、规范的记录实验数据。</p> <p>课后要求：规范撰写实验报告</p>	2	<p>预习：观看在线课程视频预习；</p> <p>课堂：知识点讲解、操作演示、答疑</p>	<p>课程目标 1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。课程目标 2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备根据电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。课程目标 3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。</p>

5	<p>内容：数码管的动态显示系统设计，包括数码显示管工作原理；静态显示方式和动态显示方式。</p> <p>重点及难点：二进制译码器和显示译码器的综合应用。</p>	<p>加深理解 LED 七段数码管、显示译码器以及数据选择器工作原理；应用数据选择器及译码器；理解 LED 数码管动态显示原理；理解多路复用设计思路；设计、搭建并测试数码管动态显示电路；正确、规范记录实验数据并撰写实验报告。</p>	2	<p>预习：观看在线课程视频预习；</p> <p>课堂：知识点讲解、操作演示、答疑</p>	<p>课程目标 4：能够提出综合数字系统的层次化设计思路。培养从需求出发，逐步从发现问题、提出问题，到解决问题的开发设计能力。能够根据需求对综合系统进行层次化的功能模块划分。课程目标 5：能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计；实现模块连接，设计综合数字系统实现电路。课程目标 6：能够连接、调试和分析复杂电路；应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。</p>
6	<p>内容：触发器实验；基本 RS 锁存器的电路结构、工作原理；D 触发器和 JK 触发器的逻辑功能。</p> <p>重点：基本 RS 触发器电路结构和工作原理。</p> <p>难点：RS 触发器的不定状态</p>	<p>理解时序电路中状态存储的概念；正确理解状态时序电路中状态转换现象。能够利用与非门（或非门）搭建基本 RS 触发器，观察基本 RS 触发器不定状态并描述原理；测试集成 D 锁存器和 JK 触发器功能；能够利用 D 触发器或 JK 触发器设计分频电路。</p>	2	<p>课前通过在线课程视频预习；课堂知识难点讲解、答疑</p>	<p>课程目标 1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。课程目标 2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备根据电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。课程目标 3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。</p>

7	<p>内容：综合实验流水灯设计，包括时序逻辑电路分析和设计的一般过程。</p> <p>重点：实际系统功能需求到数字电路功能模块化之间的映射关系。</p> <p>难点：时序逻辑电路设计方法的具体应用</p>	<p>运用同步时序逻辑电路的设计方法；使用触发器芯片设计计数器；能够通过示波器观察时序逻辑电路的时序关系。</p> <p>操作部分：使用集成触发器和译码器、数据选择器等中规模集成电路模块，根据要求自选模块设计并测试单向/可逆流水灯电路。</p>	2	<p>课前通过在线课程视频预习；课堂操作演示、答疑</p>	<p>课程目标4：能够提出综合数字系统的层次化设计思路。培养从需求出发，逐步从发现问题、提出问题，到解决问题的开发设计能力。能够根据需求对综合系统进行层次化的功能模块划分。课程目标5：能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计；实现模块连接，设计综合数字系统实现电路。课程目标6：能够连接、调试和分析复杂电路；应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。</p>
8	<p>内容：集成计数器，包括同步集成计数器、移位寄存器的逻辑功能和应用。重点：任意进制计数器的设计方法及步骤。</p> <p>难点：利用清零法和置数法实现计数器的模数变换。</p>	<p>运用典型同步计数器的功能特征进行实现逻辑电路设计，能够使用给定的同步计数器设计任意进制计数电路。</p>	2	<p>课前通过在线课程视频预习；课堂答疑</p>	<p>课程目标1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。课程目标2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备根据电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。课程目标3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。</p>

9	<p>内容：波形产生及单稳态触发器施密特门电路及其应用，包括施密特触发器的工作原理及应用，集成施密特触发器应用，脉冲整形电路的设计及测试。</p> <p>难点：由 CMOS 门构成施密特触发器的电路结构。</p>	<p>能够搭建由 CMOS 门构成的施密特触发器电路，并能够根据需求配置电路参数；设计并测试由集成施密特触发器构成的脉冲整形电路。</p>	2	<p>课前通过在线课程视频预习；课堂操作演示、答疑</p>	<p>课程目标 1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。课程目标 2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备根据电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。课程目标 3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。</p>
10	<p>内容：555 时基电路，包括 555 定时器的电路结构、工作原理、和应用。</p> <p>重点：555 定时器工作原理和应用</p> <p>难点：555 定时器的三级电路结构</p>	<p>理解 555 定时器的工作原理；使用 555 定时器构成施密特触发器的基本原理及并根据需求配置参数法。能够使用 555 定时器设计定时、延时和脉冲调制电路。</p>	2	<p>课前通过在线课程视频预习；课堂操作演示、答疑</p>	<p>课程目标 1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。课程目标 2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备根据电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。课程目标 3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。</p>

11	<p>内容：综合实验--数字时钟设计。数字系统的层次化设计思路。设计具有计时、显示功能的数字时钟。时钟产生电路，利用给定集成计数器实现任意进制计数器，数码管的静态显示。</p> <p>重点及难点：从需求出发的功能模块划分，模块功能与单元电路的映射方法。</p>	<p>能够从需求出发，对综合系统进行功能划分及层次化结构设计，制定系统实现方案；能够综合运用基本单元数字电路模块；测试简单数字系统。</p>	4	<p>课前通过在线课程视频预习；课堂讨论、答疑</p>	<p>课程目标3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。课程目标4：能够提出综合数字系统的层次化设计思路。培养从需求出发，逐步从发现问题、提出问题，到解决问题的开发设计能力。能够根据需求对综合系统进行层次化的功能模块划分。课程目标5：能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计；实现模块连接，设计综合数字系统实现电路。课程目标6：能够连接、调试和分析复杂电路；应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。课程目标8：能够正确使用测试仪器、设备观测并记录原始数据；对观测数据进行分析，通过对记录结果的分析、加工做出正确的判断、得出实验结论；能采用准确、规范的语言撰写实验报告。</p>
----	--	--	---	-----------------------------	---



12	<p>内容：多功能数字时钟设计，包括：数码管的动态显示；手动校时、校分；任意时刻闹钟；仿电台整点报时；自动报整点时数。</p> <p>重点：层次化模块设计，模块功能与单元电路的映射方法。</p>	<p>能够从需求出发，对综合系统进行功能划分及层次化结构设计，制定系统实现方案；能够综合运用基本单元数字电路模块；能够结合测试结果，提出简单数字系统的优化方案。</p>	4	<p>课前通过在线课程视频预习；课堂功能模块设计原理讲解；讨论、答疑</p>	<p>课程目标3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。课程目标4：能够提出综合数字系统的层次化设计思路。培养从需求出发，逐步从发现问题、提出问题，到解决问题的开发设计能力。能够根据需求对综合系统进行层次化的功能模块划分。课程目标5：能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计；实现模块连接，设计综合数字系统实现电路。课程目标6：能够连接、调试和分析复杂电路；应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。课程目标8：能够正确使用测试仪器、设备观测并记录原始数据；对观测数据进行分析，通过对记录结果的分析、加工做出正确的判断、得出实验结论；能采用准确、规范的语言撰写实验报告。</p>
----	---	--	---	--	---

注：“学生学习预期成果”是描述学生在学完本课程后应具有的能力，可以用认知、理解、应用、分析、综合、判断等描述预期成果达到的程度。

#### 四、课程考核

序号	课程目标（支撑毕业要求指标点）	评价依据及成绩比例		成绩比例(%)
		作业	考试	
1	课程目标 1：培养学生对常用数字电子系统开发平台的应用能力；运用开发平台实现基本单元电路的安装、调试、测量和数据处理。（支撑毕业要求指标点 1.3）	10		10
2	课程目标 2：理解逻辑运算、典型集成电路的电路结构、工作原理；正确读懂电路原理图，具备运用电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。（支撑毕业要求指标点 1.3）	10		10
3	课程目标 3：深化对单元电路的电路结构和工作原理的理解；能够根据功能需求，根据给定器件完成典型单元电路模块的设计。（支撑毕业要求指标点 1.3）	20		20
4	课程目标 4：课程目标 4：能够提出综合数字系统的层次化设计思路。培养从需求出发，逐步从发现问题、提出问题，到解决问题的开发设计能力；能够根据功能需求建立层次化系统设计结构。（支撑毕业要求指标点 1.3）	10		10
5	课程目标 5：能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计；实现模块连接，设计综合数字系统实现电路。（支撑毕业要求指标点 1.3）	20		20
6	课程目标 6：能够连接、调试和分析复杂电路；应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。（支撑毕业要求指标点 1.3）	10		10
7	课程目标 7：熟练、正确使用常用电子仪器及仪表、半导体元器件、集成电路，学会阅读电路图。（支撑毕业要求指标点 1.3）	10		10

8	课程目标 8: 能够正确使用测试仪器、设备观测并记录原始数据; 对观测数据进行分析, 通过对记录结果的分析、加工做出正确的判断、得出实验结论; 能采用准确、规范的语言撰写实验报告。 (支撑毕业要求指标点 5.1)	10		10
合计		100		100

## 五、教材及参考资料

(必含信息: 教材名称, 作者, 出版社, 出版年度, 版次, 书号)

1. 《数字电路与逻辑设计实验讲义》, 自编, 2016.
2. 《电子技术基础 数字部分》, 康华光, 高等教育出版社, 2014, 第六版, ISBN: 9787040380040

大纲执笔人: 官铮

附录：各类考核评分标准表

实验评分标准

教学目标要求	评分标准				权重 (%)
	90-100	80-89	60-79	0-59	
课程目标 1: 培养学生对常用数字电子系统开发平台的应用能力; 运用开发平台实现基本单元电路的安装、调试、测量和数据处理。(支撑毕业要求指标点 1.3)	正确安装配置, 并熟练使用实验平台; 能够基于实验平台完成电路搭建、运行及测试。	正确安装配置, 并规范使用实验平台; 能够基于实验平台完成电路搭建、运行及测试。	完成实验平台安装配置, 使用实验平台不规范; 基于实验平台完成部分电路搭建、运行及测试。	未掌握实验平台的安装、配置及使用方法; 未能基于实验平台完成给定电路的搭建、运行及测试。	10
课程目标 2: 理解逻辑运算、典型集成电路的电路结构、工作原理; 正确读懂电路原理图, 具备运用电路原理图进行电路搭建、完成单元电路的功能分析及测试能力。(支撑毕业要求指标点 1.3)	能够根据给定逻辑电路图熟练、正确搭建电路, 并按要求进行电路功能测试、分析; 获得正确的实验结果。	根据给定逻辑电路图搭建电路、正确进行电路功能测试和分析。能够及时判断并更正测试中出现的错误。	根据给定逻辑电路图搭建电路、进行电路功能测试和分析。在教师辅助下进行故障排查; 测试中存在操作不规范, 经指正后获得实验结果。	未能按照课程要求提前预习实验相关知识, 课堂实验内容不能按时完成或未能获得预期结构。	10
课程目标 3: 课程目标 3: 深化对单元电路的电路结构和工作原理的理解; 能够根据功能需求, 根据给定器件完成典型单元电路模块的设计。(支撑毕业要求指标点 1.3)	能够根据功能描述按照各类单元电路的设计步骤制定电路实现方案; 制定电路优化方案。获得正确的实验结果; 能正确阐述对实验相关理论原理。	能够根据功能描述按照各类单元电路的设计步骤完成电路设计; 获得预期功能; 能够描述实验相关理论原理。	在教师辅助下完成单元电路的设计; 实现部分功能需求; 测试中存在操作不规范, 经指正后获得实验结果, 复述相关原理。	未能按照课程要求制定设计法案, 未能按时完成实验内容; 未能实现预期功能; 不能对相关理论进行描述。	20

课程目标4：能够提出综合数字系统的层次化设计思路。培养从需求出发，逐步从发现问题、提出问题，到解决问题的开发设计能力。能够根据功能需求建立层次化系统设计结构。（支撑毕业要求指标点1.3）	能够独立从需求出发制定层次化设计方案；实现逻辑问题抽象、提出解决方法、并解决问题；独立完成综合系统层次模块划分。	理解从需求出发的层次化设计思路；在引导下完成逻辑问题抽象，提出解决方案；完成综合系统层次模块划分。	理解从需求出发的层次化设计思路；根据给定的逻辑问题和提出解决方案，理解综合系统层次模块划分。	不能从需求出发进行数字系统层次化设计；在给定逻辑问题和解决方案后仍不能完成综合系统层次模块划分。	10
课程目标5：实能够灵活应用基本数字模块实现综合系统局部功能。针对层次化功能模块完成各模块核心器件选型和电路设计；实现模块连接，设计综合数字系统实现电路。（支撑毕业要求指标点1.3）	应用单元电路功能特征，能够独立根据综合系统模块划分，设计各模块电路，并完成各模块之间的连接。	理解单元电路功能特征，提示后能够根据综合系统模块划分，设计主要功能模块实现电路，并完成各模块之间的连接。	理解电路功能特征，提示后能够根据综合系统模块划分，完成部分功能模块电路的设计，并完成各模块之间的连接。	不能理解、应用单元电路功能特征完成综合系统模块划分；未完成部分功能模块电路的设计及模块间连接。	20
课程目标6：课程目标6：能够连接、调试和分析复杂电路；应用监测、排查等方法对综合数字系统进行故障分析、优化设计和运行调试。（支撑毕业要求指标点1.3）	正确应用系统设计合理、调试方法；实现综合系统所有预期功能。	正确系统设计合理、调试方法正确；实现综合系统主要功能。	系统设计合理、调试方法正确；实现综合系统部分功能。	系统设计不合理，不能使用正确的调试方法；未能实现综合系统功能	10
课程目标7：熟练、正确使用常用电子仪器及仪表、半导体元器件、集成电路，学会阅读电路图。（支撑毕业要求指标点1.3）	正确、熟练的使用相关仪器设备、开发环境。正确使用技术手册及其他资料。	正确使用相关仪器设备、开发环境。正确使用技术手册及其他资料。	在教师辅助下能够使用仪器设备调试电路并观察实验结果。	仪器设备操作不规范，造成设备损坏。	10

<p>课程目标 8：能够正确使用测试仪器、设备观测并记录原始数据；对观测数据进行分析，通过对记录结果的分析、加工做出正确的判断、得出实验结论；能采用准确、规范的语言撰写实验报告。（支撑毕业要求指标点 1.3）</p>	<p>原始数据记录规范、清晰，能够将原始数据经过整理、分析后得出正确的实验结论。实验报告撰写图表正确规范、语言表达准确，针对实验原理总结完整。</p>	<p>原始数据记录完整，能够将原始数据经过整理、分析后得出正确的实验结论。实验报告撰写内容完整，针对实验原理总结正确。</p>	<p>原始实验数据记录完整但未能进行进一步的整理、分析形成最终结论。实验报告撰写包含实验内容，但图表和原理总结不完整。</p>	<p>实验数据、图表记录不完整、不规范；未对实验数据进行分析；未对实验相关原理进行归纳、总结。</p>	<p>10</p>
--	---	---	---	---	-----------